

F205/EL205

Roll No. : .....

2016

## DIGITAL ELECTRONICS

## PART-I

[अधिकतम अंक : 30]

[अधिकतम अंक : 30]

[Time allowed : 1/2 Hour]

[Maximum Marks : 30]

टिप्पणी : (i) सभी प्रश्न अनिवार्य हैं एवं प्रत्येक प्रश्न 1 अंक का है।

Note : All Questions are compulsory and each question is of 1 mark.

(ii) दोनों भाषाओं में अन्तर होने की स्थिति में अंग्रेजी अनुवाद ही मान्य है।

Only English version is valid in case of difference in both the languages.

1. बाइनरी संख्या प्रणाली में प्रयुक्त अंकों की संख्या

- (a) 2 (b) 8  
(c) 10 (d) 16

2. निम्न में गलत है :

- (a)  $(FACE)_{16} = (1111, 1010, 1100, 1110)_2$   
(b)  $(BA 3)_{16} = (1011, 1010, 0011)_2$   
(c)  $(56)_{10} = (73)_8$   
(d)  $(01000011)_{BCD} = (43)_{10}$

3. समीकरण  $(X + Y)Z = X + (Y + Z)$  का ड्यूल है

- (a)  $X(Y + Z) = (X + Y)Z$   
(b)  $(XY)Z = X(YZ)$   
(c)  $(\bar{X}\bar{Y})Z = \bar{X}(YZ)$   
(d)  $(\bar{X} + \bar{Y})Z = X(\bar{Y} + \bar{Z})$

1. Number of digits used in binary system

- (a) 2 (b) 8  
(c) 10 (d) 16

2. False in the following :

- (a)  $(FACE)_{16} = (1111, 1010, 1100, 1110)_2$   
(b)  $(BA 3)_{16} = (1011, 1010, 0011)_2$   
(c)  $(56)_{10} = (73)_8$   
(d)  $(01000011)_{BCD} = (43)_{10}$

3. Dual of equation  $(X + Y)Z = X + (Y + Z)$  is

- (a)  $X(Y + Z) = (X + Y)Z$   
(b)  $(XY)Z = X(YZ)$   
(c)  $(\bar{X}\bar{Y})Z = \bar{X}(YZ)$   
(d)  $(\bar{X} + \bar{Y})Z = X(\bar{Y} + \bar{Z})$

(1)

P.T.O.

4. R-S फ्लिप फ्लॉप निम्न में से है :

- (a) कॉम्बिनेशनल परिपथ
- (b) सिंक्रोनस सिक्वेंशियल परिपथ
- (c) एक बिट मेमोरी सेल
- (d) काउंटर

5. धनात्मक तार्किक प्रणाली का एक OR द्वार ऋणात्मक तार्किक प्रणाली में हो जाता है

- (a) NOT द्वार
- (b) EX-OR द्वार
- (c) AND द्वार
- (d) EX-NOR द्वार

6. खुला संग्राहक युक्तियों में एक कॉमन पुल अप प्रतिरोध प्रयोग करना कहलाता है

- (a) सक्रिय पुल अप
- (b) निष्क्रिय पुल अप
- (c) सक्रिय पुल डाउन
- (d) निष्क्रिय पुल डाउन

7. ऐसा कौन सा तार्किक द्वार है जो केवल सभी निवेश शून्य होने पर ही निर्गम देता है ?

- (a) NOT द्वार
- (b) NOR द्वार
- (c) NAND द्वार
- (d) EX-OR द्वार

8. एक  $n$  वेरियेबल के K-map में कितनी भिन्न-भिन्न min terms हो सकती हैं ?

- (a)  $2^{n+1}$
- (b)  $3^n$
- (c)  $2^{n-1}$
- (d)  $2^n$

9. एक नियंत्रित इन्वर्टर को फुल योजक में जोड़कर बनाया जा सकता है

- (a) योजक-घटक
- (b) मल्टीप्लेक्सर
- (c) डी-मल्टीप्लेक्सर
- (d) ऐन्कोडर

4. Among the following R-S flip flop is

- (a) Combinational circuit
- (b) Synchronous sequential circuit
- (c) One bit memory cell
- (d) Counter

5. An OR gate in a positive logic system becomes in a negative logic system

- (a) NOT gate
- (b) EX-OR gate
- (c) AND gate
- (d) EX-NOR gate

6. Using a common pull up resistor with open collector devices is called

- (a) Active pull up
- (b) Passive pull up
- (c) Active pull down
- (d) Passive pull down

7. Which logic gate gives output only when all inputs are zero :

- (a) NOT gate
- (b) NOR gate
- (c) NAND gate
- (d) EX-OR gate

8. In a K-map of  $n$  variables how many different min terms are there ?

- (a)  $2^{n+1}$
- (b)  $3^n$
- (c)  $2^{n-1}$
- (d)  $2^n$

9. By connecting a controlled inverter and full adder, we can build

- (a) Adder-subtractor
- (b) Multiplexer
- (c) De-multiplexer
- (d) Encoder

0. एक श्रेणी फ्लिप फ्लॉप करने के आवश्यकत (a)  $n+1$  (c)  $n$

1. एक यूनिट (a) इन (b) फि (c) फि (d)

12. एक नि (a) (b) (c) (d)

13. जब है, कि (a) (b) (c) (d)

14. I

10. एक श्रेणी शिफ्ट यंत्रिका में  $n$  बिट को शिफ्ट करने के लिए कितने क्लॉक ट्रांजिशन की आवश्यकता है ?
- (a)  $n + 1$  (b)  $n + 2$   
(c)  $n$  (d)  $n - 1$
11. एक यूनिट गणक गिनता है
- (a) इसके क्लॉक निवेश पर निवेशित पल्सों की संख्या  
(b) निवेश द्वार पर 'one' निवेश की संख्या  
(c) निवेश पर '0' निवेश की संख्या  
(d) उपरोक्त में से कोई नहीं
12. एक निबल मल्टीप्लेक्सर निर्गम में चयन करता है
- (a) एक बिट निवेश  
(b) एक निबल निवेश  
(c) एक बाइट निवेश  
(d) उपरोक्त सभी
13. जब बाइनरी डाटा संचार लाइन पर भेजा जाता है, तो एक बिट की त्रुटि आने पर निम्न में से किस युक्ति द्वारा जाँचा जा सकता है ?
- (a) फुल योजक द्वारा  
(b) पेरिटी जनित्र एवं चेकर द्वारा  
(c) लॉजिक पल्सर द्वारा  
(d) ऐन्कोडर द्वारा
14. PAL युक्ति में होता है
- (a) प्रोग्रामेबल AND ऐरे  
(b) प्रोग्रामेबल OR ऐरे  
(c) स्थायी NAND ऐरे  
(d) स्थायी NOR ऐरे

10. In a serial shift register to shift  $n$  bits how many clock transitions are required ?
- (a)  $n + 1$  (b)  $n + 2$   
(c)  $n$  (d)  $n - 1$
11. A unit counter counts
- (a) Number of input pulses at its clock input  
(b) Number of one's at its input  
(c) Number of '0' at its input  
(d) None of the above
12. A nibble multiplexer selects at the output
- (a) A bit of input  
(b) A nibble of input  
(c) A byte of input  
(d) All of the above
13. When binary is transmitted on transmission line, a one bit error can be checked by which of the following device :
- (a) Using full adder  
(b) Using Parity generator and checker  
(c) Using Logic Pulsar  
(d) Using encoder
14. In PAL devices there is
- (a) Programmable AND array  
(b) Programmable OR array  
(c) Fixed NAND array  
(d) Fixed NOR array

15. एक ऋणात्मक तर्क में '1' और '0' को क्रमशः दर्शाते हैं
- (a) 2 V एवं -5 V से  
(b) 0 V एवं -1 V से  
(c) -1 V एवं -3 V से  
(d) -5 V एवं 0 V से
16. एक NOR द्वार तुल्य होता है
- (a) बबल्ड AND द्वार  
(b) NAND द्वार  
(c) बबल्ड OR द्वार  
(d) EX-NOR द्वार
17. एक समीकरण SOP फार्म में होती है
- (a) तार्किक योजन का तार्किक गुणा  
(b) तार्किक योजन का बीजगणितीय गुणा  
(c) तार्किक गुणा का बीजगणितीय योजन  
(d) तार्किक गुणा का तार्किक योजन
18. एक J-K फ्लिप फ्लॉप का  $Q_n$  निर्गम '0' है, यदि इसे '1' में बदला जाता है, जबकि एक क्लॉक पल्स लगाई जावे, तो निवेश  $J_n$  एवं  $K_n$  क्रमशः होंगे
- (a) 1 एवं X                      (b) 0 एवं X  
(c) X एवं 0                        (d) X एवं 1
19. निम्न में से उच्चतम गति का तार्किक परिवार कौन सा है ?
- (a) CMOS                      (b) IIL  
(c) TTL                            (d) ECL
20. निम्न में से कौन सा समीकरण केनोनिकल प्रारूप में है ?
- (a)  $XY + \bar{Z} = A$               (b)  $X + Z = A$   
(c)  $X + YZ = A$                 (d)  $XY + \bar{X}Y = A$

15. In a negative logic '1' and '0' respectively represented by
- (a) 2 V and -5 V  
(b) 0 V and -1 V  
(c) -1 V and -3 V  
(d) -5 V and 0 V
16. A NOR gate is equivalent to
- (a) Bubbled AND gate  
(b) NAND gate  
(c) Bubbled OR gate  
(d) EX-NOR gate
17. An equation in SOP form is
- (a) Logical product of logical sum  
(b) Algebraic product of logical sum  
(c) Algebraic sum of logical product  
(d) Logical sum of logical product
18. The output  $Q_n$  of a J-K flip flop is 'zero', if changed to '1' when a clock pulse is applied. The input  $J_n$  and  $K_n$  are respectively
- (a) 1 and X                      (b) 0 and X  
(c) X and 0                        (d) X and 1
19. Highest speed logic family amongst following is
- (a) CMOS                      (b) IIL  
(c) TTL                            (d) ECL
20. Which equation is in canonical form in the following :
- (a)  $XY + \bar{Z} = A$               (b)  $X + Z = A$   
(c)  $X + YZ = A$                 (d)  $XY + \bar{X}Y = A$

- EF205/EL205
21. एक तुल्य
- (a)  
(b)  
(c)  
(d)
22. निम्न
- (a)  
(b)  
(c)  
(d)
23. एक फ्लॉप
- (a)  
(b)  
(c)  
(d)
24. रेस पल्स
- (a)  
(b)  
(c)  
(d)
25. फ्लॉप
- (a)  
(b)  
(c)  
(d)

21. एक NOR to NOR द्वार परिपथ फंक्शनली तुल्य होता है

- (a) AND to OR द्वार परिपथ के
- (b) NAND to NAND द्वार परिपथ के
- (c) OR to AND द्वार परिपथ के
- (d) उपरोक्त में से कोई नहीं

22. निम्न में से डी-मोर्गन प्रमेय है :

- (a)  $\overline{X+Y} = X \cdot Y$
- (b)  $\overline{X} + Y = XY$
- (c)  $\overline{X \cdot Y} = X + Y$
- (d)  $\overline{X + Y} = \overline{X} \cdot \overline{Y}$

23. एक मॉड-5 गणक बनाने के लिए कितने फ्लिप-फ्लॉप की आवश्यकता है ?

- (a) 5
- (b) 4
- (c) 3
- (d) 2

24. रेस प्रॉब्लम में J-K फ्लिप-फ्लॉप एक क्लॉक पल्स में टोगल होता है :

- (a) एक बार
- (b) एक से अधिक बार
- (c) शून्य बार
- (d) उपरोक्त में से कोई नहीं

25. फ्लोटिंग TTL निवेश तुल्य होता है

- (a) उच्च निर्गम
- (b) निम्न निर्गम
- (c) निम्न निवेश
- (d) उपरोक्त में से कोई नहीं

21. A NOR to NOR gate network is functionally equivalent to

- (a) AND to OR gate network
- (b) NAND to NAND gate network
- (c) OR to AND gate network
- (d) None of the above

22. Out of the following, De-Morgan's theorem is

- (a)  $\overline{X+Y} = X \cdot Y$
- (b)  $\overline{X} + Y = XY$
- (c)  $\overline{X \cdot Y} = X + Y$
- (d)  $\overline{X + Y} = \overline{X} \cdot \overline{Y}$

23. How many flip flops are required for mod-5 counter ?

- (a) 5
- (b) 4
- (c) 3
- (d) 2

24. In race problem J-K flip flop toggles during one clock pulse :

- (a) one time
- (b) more than one time
- (c) zero times
- (d) none of the above

25. Floating TTL input is equivalent to

- (a) High output
- (b) Low output
- (c) Low input
- (d) None of the above

26. एक प्रायोरिटी एन्कोडर प्राथमिकता देता है
- निम्नतम क्रम के निवेश को
  - निम्नतम क्रम के निर्गम को
  - उच्चतम क्रम के निर्गम को
  - उच्चतम क्रम के निवेश को
27. डी-मल्टीप्लेक्सर की तुलना में डीकोडर में
- कोई डाटा निवेश नहीं होता
  - कोई निर्गम नहीं होता
  - कोई कन्ट्रोल निवेश नहीं
  - उपरोक्त में से कोई नहीं
28. समीकरण  $Y = A(\bar{C} + C)$  तुल्य है
- C
  - $\bar{C}$
  - A
  - $\bar{A}$
29. यदि अंतिम फ्लिप-फ्लॉप के निर्गम को पहले क्रॉस करने के बाद प्रथम फ्लिप-फ्लॉप के नियंत्रण निवेश से वापस जोड़ा जाए, तो इस तकनीक को क्या कहते हैं ?
- सीधा फीडबैक
  - व्युत्क्रम फीडबैक
  - कोई फीडबैक नहीं
  - उपरोक्त में से कोई नहीं
30.  $\overline{(A \cdot B) \cdot (C \cdot D) \cdot (E \cdot F)}$  तुल्य है
- $(A + B)(C + D)(E + F)$
  - $\overline{(A + B)(C + D)(E + F)}$
  - $\bar{A}\bar{B} + CD + EF$
  - $A \cdot B + C \cdot D + E \cdot F$

26. A priority encoder gives priority to
- Lowest order input
  - Lowest order output
  - Highest order output
  - Highest order input
27. In decoder as compared to demultiplexer
- No data input
  - No output
  - No control input
  - None of the above
28. Equation  $Y = A(\bar{C} + C)$  is equivalent to
- C
  - $\bar{C}$
  - A
  - $\bar{A}$
29. If output of last flip-flop is readded with control input of first flip-flop, then this technique is called :
- Direct feedback
  - Inverse feedback
  - No feedback
  - None of the above
30.  $\overline{(A \cdot B) \cdot (C \cdot D) \cdot (E \cdot F)}$  is equivalent to
- $(A + B)(C + D)(E + F)$
  - $\overline{(A + B)(C + D)(E + F)}$
  - $\bar{A}\bar{B} + CD + EF$
  - $A \cdot B + C \cdot D + E \cdot F$

EF205/EL205

Roll No. : .....

2016

## DIGITAL ELECTRONICS

## PART-II

निर्धारित समय : तीन घंटे ]

Time allowed : Three Hours]

[अधिकतम अंक : 70

[Maximum Marks : 70

नोट : (i) प्रथम प्रश्न अनिवार्य है, शेष में से किन्हीं पाँच के उत्तर दीजिये ।

Note : Question No. 1 is compulsory, answer any five questions from the remaining.

(ii) प्रत्येक प्रश्न के सभी भागों को क्रमवार एक साथ हल कीजिए ।  
Solve all parts of a question consecutively together.

(iii) प्रत्येक प्रश्न को नये पृष्ठ से प्रारम्भ कीजिए ।  
Start each question on a fresh page.

(iv) दोनों भाषाओं में अन्तर होने की स्थिति में अंग्रेजी अनुवाद ही मान्य है ।

Only English version is valid in case of difference in both the languages.

1. (i) डिजिटल इलेक्ट्रॉनिक्स के कोई दो लाभ बताइये ।  
State any two advantages of digital electronics.
- (ii) तार्किक कथन से आप क्या समझते हैं ? एक उदाहरण दीजिये ।  
What do you mean by logical statement ? Give one example.
- (iii) ट्राई-स्टेट लॉजिक क्या है ?  
What is tri-state logic ?
- (iv) तीन बूलियन चर राशियों के के-मेप में किसी भी क्वाड से संबंधित सेल्स के मिनटर्म में कितने लिटरल एकसमान होते हैं ? उदाहरण सहित बताइये ।  
How many literals are same in the minterms of cells corresponding to a quad in a 3-variable K-map ? Explain with example.
- (v) Flip-flop में  $Q_n$  और  $Q_{n+1}$  के मध्य अन्तर समझाइये ।  
Explain difference between  $Q_n$  and  $Q_{n+1}$  in a flip-flop. (2×5)
2. (i) डूवेलिटी प्रमेय को उदाहरण सहित समझाइये ।  
Explain Duality theorem with suitable example.
- (ii) सिद्ध कीजिये  
Prove that  
 $A + AB + ABC = A$ .

(7)

P.T.O.

- (iii) क्या 3-input NAND और OR गेट को 2-input NAND और OR गेट की तरह क्रमशः प्रयोग कर सकते हैं ? यदि हाँ, तो कैसे ?  
Is it possible to use a 3-input NAND and OR gate as 2-input NAND and OR gate respectively ? If yes, how ? (4+4+4)
3. (i) एक तीन इनपुट Ex-OR गेट की सत्यता तालिका (Truth table) लिखिये । इसे दो इनपुट Ex-OR गेट्स की मदद से बनाइये ।  
Write truth table of a 3-input Ex-OR gate. Realize it using 2-input Ex-OR gates.  
(ii) CMOS inverter का परिपथ आरेख बनाकर इसकी कार्यप्रणाली समझाइये ।  
Draw circuit diagram of CMOS inverter and explain its working. (4, 4+4)
4. (i) मानक SOP में परिवर्तित कीजिये ।  
Convert into standard SOP expression  
 $AB + BC + CA$   
(ii) K-map की सहायता से सरल कर NAND-NAND से परिपथ को प्रदर्शित कीजिये ।  
Simplify using K-map and realize by NAND-NAND gates.  
 $f = \sum m_i (0, 1, 3, 4, 5, 6, 13) + d(11, 12, 14, 15)$  (4+8)
5. (i) 4-bit बाइनरी समान्तर एडर का लॉजिक चित्र बनाकर इसकी कार्यप्रणाली समझाइये । आउटपुट प्राप्त होने में कुल डिले की गणना कीजिये, यदि एक गेट का डिले n-sec हो ।  
Draw logic circuit of a 4-bit binary parallel adder and explain its working.  
Calculate total delay if delay through a gate is n-second.  
(ii) एक 8 : 1 मल्टीप्लेक्सर की सत्य तालिका, बूलियन समीकरण और तार्किक परिपथ बनाइये ।  
Draw logic circuit of a 8 : 1 multiplexer along with its truth table and Boolean equation. (2+2+2, 2+2+2)
6. (i) फ्लिप-फ्लॉप के असिंक्रोनस आगत को परिभाषित कीजिये । इनके प्रकार और कार्य समझाइये ।  
Define asynchronous inputs of a flip-flop. What are their types and functions ?  
(ii) Clocked RS (क्लाकड आर.एस.) फ्लिप-फ्लॉप में संदेहास्पद अवस्था का मय कारण समझाइये ।  
What do you mean by ambiguous state in a Clocked R-S flip-flop ? Explain with reasons. (8+4)
7. (i) Mod-9 (मॉड 9) गणक का तार्किक परिपथ बनाकर इसकी कार्यप्रणाली समझाइये ।  
Draw logic diagram of Mod-9 counter and explain its working.  
(ii) 7447 BCD-(बी.सी.डी.) to-7 segment (सेगमेंट) डिकोडर/ड्राइवर की सहायता से एक 7-segment (सेगमेंट) डिस्प्ले को ड्राइव (सेटअप) करने का लॉजिक परिपथ बनाइये ।  
Draw a logical diagram showing set-up of a single 7-segment display using 7447 BCD-to-7 segment decoder/driver. (6+6)
8. किन्हीं दो पर संक्षिप्त टिप्पणियाँ लिखिये :  
Write short notes on any two of following :  
(i) प्रोग्रामेबल लॉजिक अरे  
Programmable logic array  
(ii) इन्टीग्रेटेड लॉजिक परिवार और उनके अभिलक्षण  
Integrated logic families and their characterization  
(iii) डिजीटल संकेत का प्रदर्शन  
Representation of a digital signal (6×2)