

(6x2)

**CS202/IT202**

Roll No. : .....

**2016**  
**COMPUTER SYSTEM ARCHITECTURE**

(6x2)

**PART-I****निर्धारित समय : 1/2 घंटा ]****Time allowed : 1/2 Hour]****[अधिकतम अंक : 30****[Maximum Marks : 30****नोट : (i) सभी प्रश्न अनिवार्य हैं एवं प्रत्येक प्रश्न 1 अंक का है।****Note : All Questions are compulsory and each question is of 1 mark.**

(4x3)

**(ii) दोनों भाषाओं में अन्तर होने की स्थिति में अंग्रेजी अनुवाद ही मान्य है।****Only English version is valid in case of difference in both the languages.**

(6x2)

1. वॉन न्यूमान आर्किटेक्चर है  
 (a) SISD  
 (b) SIMD  
 (c) MIMD  
 (d) MISD

(6x2)

2. रजिस्टर एड्रेसिंग मोड में ऑपरेन्ड स्थित होते हैं  
 (a) कैश में  
 (b) द्वितीयक स्टोरेज में  
 (c) सीपीयू में  
 (d) प्राइमरी मेमोरी में

(4x3)

3. इम्प्लाइड एड्रेसिंग का उदाहरण है  
 (a) स्टैक एड्रेसिंग  
 (b) इमीडिएट एड्रेसिंग  
 (c) इनडायरेक्ट एड्रेसिंग  
 (d) इनमें से कोई नहीं

1. Von Neumann architecture is  
 (a) SISD  
 (b) SIMD  
 (c) MIMD  
 (d) MISD

2. In register addressing mode operands are looked at  
 (a) In cache  
 (b) In secondary storage  
 (c) In CPU  
 (d) In primary memory

3. The example of implied addressing is  
 (a) Stack addressing  
 (b) Immediate addressing  
 (c) Indirect addressing  
 (d) None of these

(1)

P.T.O.

4. सामान्यतः डिजिटल कम्प्यूटर आधारित होते हैं  
 (a) AND और OR gate  
 (b) NAND और NOR gate  
 (c) NOT gate  
 (d) इनमें से कोई नहीं
5. कम्प्यूटर का ALU यूनिट सम्पादित करता है  
 (a) जोड़, घटाव क्रियाएँ  
 (b) सभी अंकगणितीय क्रियाएँ  
 (c) AND, OR और गुणन क्रियाएँ  
 (d) सभी अंकगणितीय और तार्किक क्रियाएँ
6. एक CPU के पास 16 बिट प्रोग्राम काउण्टर है।  
 इसका अर्थ हुआ कि CPU एड्रेस कर सकता है  
 (a) 16 k मेमोरी लोकेशन  
 (b) 32 k मेमोरी लोकेशन  
 (c) 64 k मेमोरी लोकेशन  
 (d) 256 k मेमोरी लोकेशन
7. CPU बना होता है  
 (a) ALU, CU और रजिस्टर्स  
 (b) ALU और CU  
 (c) ALU, CU और हार्ड डिस्क  
 (d) ALU, CU और मोनिटर
8. कैश मेमोरी किसके मध्य स्थित होते हैं ?  
 (a) CPU और RAM  
 (b) RAM और ROM  
 (c) CPU और हार्ड डिस्क  
 (d) इनमें से कोई नहीं
9. 1 बिट डाटा स्टोर करने वाला सर्किट कहलाता है  
 (a) इनकोडर  
 (b) OR gate  
 (c) फ्लिप-फ्लोप  
 (d) डिकोडर

4. Normally digital computers are based on  
 (a) AND and OR gate  
 (b) NAND and NOR gate  
 (c) NOT gate  
 (d) None of these
5. ALU unit of a computer performs  
 (a) addition, subtraction operations  
 (b) all types of arithmetic operations.  
 (c) AND, OR and multiplication operations.  
 (d) all arithmetic and logical operations.
6. A CPU has 16 bit program counter.  
 This means that the CPU can address  
 (a) 16 k memory locations  
 (b) 32 k memory locations  
 (c) 64 k memory locations  
 (d) 256 k memory locations
7. CPU consists of  
 (a) ALU, CU and registers  
 (b) ALU and CU  
 (c) ALU, CU and Hard Disk  
 (d) ALU, CU and Monitor
8. Cache memory resides in between  
 (a) CPU and RAM  
 (b) RAM and ROM  
 (c) CPU and Hard Disk  
 (d) None of these
9. The circuit used to store one bit of data is known as  
 (a) Encoder  
 (b) OR gate  
 (c) Flip-Flop  
 (d) Decoder

bit based

forms

operations  
arithmetic

application

logical

counter.  
address

seen

bit of

10. कम्प्यूटर में घटाव की क्रियाएँ सामान्यतः किये जाते हैं
- 9's कम्प्लीमेन्ट्स
  - 10's कम्प्लीमेन्ट्स
  - 1's कम्प्लीमेन्ट्स
  - 2's कम्प्लीमेन्ट्स
11. फ्लोटिंग प्वाइंट चित्रण संग्रहित करता है
- बूलियन वेल्यू
  - सम्पूर्ण संख्या
  - वास्तविक वेल्यू
  - इंटिजर्स
12. मेमोरी में किसी खास स्टोरेज लोकेशन तक पहुँचने तथा उसके कंटेन्ट को प्राप्त करने में लगा हुआ औसत समय कहलाता है
- सीक समय
  - टर्न-एराउण्ड समय
  - एक्सेस समय
  - ट्रांसफर समय
13. ADD AX, [SI] टाइप इन्स्ट्रक्शन के लिए एड्रेस मोड है
- एब्सोल्यूट
  - इनडायरेक्ट
  - इन्डेक्स
  - इनमें से कोई नहीं
14. कैश मेमोरी का विचार आधारित होता है
- लोकैलिटी ऑफ रिफरेंस पर
  - 90-10 रूल पर
  - क्लस्टर पर
  - उपर्युक्त सभी

10. In computer, subtraction is generally carried out by
- 9's compliments
  - 10's compliments
  - 1's compliments
  - 2's compliments
11. Floating point representation is used to store
- Boolean values
  - Whole numbers
  - Real values
  - Integers
12. The average time required to reach a particular storage location in memory and obtain its contents is called the
- seek time
  - turnaround time
  - access time
  - transfer time
13. The address mode used in an instruction of the form ADD AX, [SI] is
- Absolute
  - Indirect
  - Index
  - None of these
14. The idea of cache memory is based
- on locality of reference
  - on 90-10 rule
  - on cluster
  - All of the above

- |  |   |
|--|---|
| <p>15. मेमोरी मैप्प I/O सिस्टम में क्या नहीं होता है ?</p> <ul style="list-style-type: none"> <li>(a) LDA</li> <li>(b) SUB</li> <li>(c) ADD</li> <li>(d) CMP</li> </ul> <p>16. इनमें से कौन इनपुट डिवाइस नहीं है ?</p> <ul style="list-style-type: none"> <li>(a) माउस</li> <li>(b) की-बोर्ड</li> <li>(c) लाइट पेन</li> <li>(d) मोनीटर</li> </ul> <p>17. इनमें से कौन इनपुट डिवाइस है ?</p> <ul style="list-style-type: none"> <li>(a) स्कैनर</li> <li>(b) स्पीकर</li> <li>(c) CD</li> <li>(d) प्रिंटर</li> </ul> <p>18. कम्प्यूटर को किसी खास क्रिया को निर्देशित करने वाला बिट का समूह कहलाता है</p> <ul style="list-style-type: none"> <li>(a) इन्स्ट्रक्शन कोड</li> <li>(b) माइक्रो ऑपरेशन</li> <li>(c) एकुमलेटर</li> <li>(d) रजिस्टर</li> </ul> <p>19. एडजैसेण्ट बिट्स के बीच समयांतराल कहलाता है</p> <ul style="list-style-type: none"> <li>(a) वर्ड-समय</li> <li>(b) बिट-समय</li> <li>(c) टर्न-एराउण्ड समय</li> <li>(d) स्लाइस समय</li> </ul> | <p>(4)</p> <p>15. In a memory mapped I/O system, which of the following will not be there ?</p> <ul style="list-style-type: none"> <li>(a) LDA</li> <li>(b) SUB</li> <li>(c) ADD</li> <li>(d) CMP</li> </ul> <p>16. Which of the following is not an input device ?</p> <ul style="list-style-type: none"> <li>(a) Mouse</li> <li>(b) Keyboard</li> <li>(c) Light Pen</li> <li>(d) Monitor</li> </ul> <p>17. Which of the following is an input device ?</p> <ul style="list-style-type: none"> <li>(a) Scanner</li> <li>(b) Speaker</li> <li>(c) CD</li> <li>(d) Printer</li> </ul> <p>18. A group of bits that tell the computer to perform a specific operation is known as</p> <ul style="list-style-type: none"> <li>(a) Instruction code</li> <li>(b) Micro operation</li> <li>(c) Accumulator</li> <li>(d) Register</li> </ul> <p>19. The time interval between adjacent bits is called</p> <ul style="list-style-type: none"> <li>(a) Word-time</li> <li>(b) Bit-time</li> <li>(c) Turnaround time</li> <li>(d) Slice time</li> </ul> |
|--|---|

- 0 system, 20. K बिट फिल्ड उल्लेखित करता है  
 will not be  
 (a) 3k रजिस्टर  
 (b) 2k रजिस्टर  
 (c) k2 रजिस्टर  
 (d) k3 रजिस्टर

- is not an 21. MIMD कहलाता है  
 (a) मल्टीपल इन्स्ट्रक्शन मल्टीपल डाटा  
 (b) मल्टीपल इन्स्ट्रक्शन मेमोरी डाटा  
 (c) मेमोरी इन्स्ट्रक्शन मल्टीपल डाटा  
 (d) मल्टीपल इन्फोर्मेशन मेमोरी डाटा

- an input 22. इनपुट और आउटपुट समूह के साथ लॉजिक गेट के व्यवस्था को कहते हैं  
 (a) कम्प्युटेशनल सर्किट  
 (b) लॉजिक सर्किट  
 (c) डिजाइन सर्किट  
 (d) रजिस्टर

- computer  
operation is  
adjacent 23. बाइनरी डाटा को डेसिमल में रूपांतरित करने वाला सर्किट कहलाता है  
 (a) इनकोडर  
 (b) मल्टीप्लेक्सर  
 (c) डिकोडर  
 (d) कोड कन्वर्टर

- thus 24. तीन इनपुट वाला NOR गेट, तार्किक उच्च आउटपुट प्रदान करता है, जब  
 (a) एक इनपुट उच्च हो  
 (b) एक इनपुट निम्न हो  
 (c) दो इनपुट निम्न हो  
 (d) सभी इनपुट उच्च हो

(5)

20. K bit field specify any one of  
 (a) 3k register  
 (b) 2k register  
 (c) k2 register  
 (d) k3 register
21. MIMD stands for  
 (a) Multiple instruction multiple data.  
 (b) Multiple instruction memory data.  
 (c) Memory instruction multiple data.  
 (d) Multiple information memory data.
22. Logic gates with a set of input and outputs is arrangement of  
 (a) computational circuit  
 (b) logic circuit  
 (c) design circuit  
 (d) register
23. The circuit converting binary data into decimal is  
 (a) Encoder  
 (b) Multiplexer  
 (c) Decoder  
 (d) Code converter
24. A three input NOR gate gives logic high output only when  
 (a) one input is high  
 (b) one input is low  
 (c) two inputs are low  
 (d) all inputs are high

25. पाइपलाइनिंग प्रोसेस में होता है
- इन्स्ट्रक्शन एकिजक्युशन
  - इन्स्ट्रक्शन प्रिफेच
  - इन्स्ट्रक्शन डिकोडिंग
  - इन्स्ट्रक्शन मैनिपुलेशन
26. "डिलेड-लोड" का उपयोग किया जाता है
- प्रोसेसर-प्रिण्टर कम्प्युनिकेशन
  - मेमोरी-मोनिटर कम्प्युनिकेशन
  - पाइपलाइनिंग
  - इनमें से कोई नहीं
27. पैरेलल प्रोसेसिंग घटित होता है
- इन्स्ट्रक्शन स्ट्रीम में
  - डाटा स्ट्रीम में
  - (a) तथा (b) में
  - इनमें से कोई नहीं
28. पैरेलल प्रोसेसिंग का कीमत निर्धारित किया जाता है
- टाइम कम्प्लेक्सिटी
  - स्विचिंग कम्प्लेक्सिटी
  - सर्किट कम्प्लेक्सिटी
  - इनमें से कोई नहीं
29. RISC का अभिलक्षण है
- तीन इन्स्ट्रक्शन्स प्रति चक्र
  - दो इन्स्ट्रक्शन्स प्रति चक्र
  - एक इन्स्ट्रक्शन प्रति चक्र
  - इनमें से कोई नहीं
30. CISC का अभिलक्षण है
- फिक्स्ड फार्मेट इन्स्ट्रक्शन
  - चर फार्मेट इन्स्ट्रक्शन
  - हार्डवेयर के द्वारा निष्पादित इन्स्ट्रक्शन
  - इनमें से कोई नहीं
25. Pipelining process is
- instruction execution
  - instruction prefetch
  - instruction decoding
  - instruction manipulation
26. "Delayed-load" is used for
- processor-printer communication
  - memory-monitor communication
  - pipelining
  - None of these
27. Parallel processing may occur
- in the instruction stream
  - in the data stream
  - in the (a) and (b)
  - None of these
28. The cost of parallel processing is determined by
- time complexity
  - switching complexity
  - circuit complexity
  - None of these
29. Characteristic of RISC is
- three instructions per cycle
  - two instructions per cycle
  - one instruction per cycle
  - None of these
30. Characteristic of CISC is
- Fixed format instruction
  - Variable format instruction
  - Hardware executed instruction
  - None of these

S202/IT202

Roll No. : .....

2016

**COMPUTER SYSTEM ARCHITECTURE****PART-II**

[ग्रन्त समय : तीन घंटे ]

[Time allowed : Three Hours]

[अधिकतम अंक : 70]

[Maximum Marks : 70]

**Q** (i) प्रथम प्रश्न अनिवार्य है, शेष में से किन्हीं पाँच के उत्तर दीजिये।

*Question No. 1 is compulsory, answer any five questions from the remaining.*

(ii) प्रत्येक प्रश्न के सभी भागों को क्रमवार एक साथ हल कीजिए।

*Solve all parts of a question consecutively together.*

(iii) प्रत्येक प्रश्न को नये पृष्ठ से प्रारम्भ कीजिए।

*Start each question on a fresh page.*

(iv) दोनों भाषाओं में अन्तर होने की स्थिति में अंग्रेजी अनुवाद ही मान्य है।

*Only English version is valid in case of difference in both the languages.*

**Q** के उत्तर लिखिए :

Write the answer of following :

MBR एवं MAR रजिस्टर क्या है ?

What is MBR and MAR register ?

फुल ड्यूप्लेक्स कम्यूनिकेशन को उदाहरण सहित समझाइये।

Explain full duplex communication with example.

आधासी मेमोरी क्या है ?

What is virtual memory ?

किन्हीं पाँच लॉजिक माइक्रो ऑपरेशन के नाम सूचीबद्ध कीजिए।

Enlist any five logic micro operations.

पाइपलाइनिंग क्या होती है ?

What is pipelining ?

(2x5)

2. (i) कम्प्यूटर के आवश्यक कम्पोनेट दर्शाते हुए 'वान न्यूमान अर्किटेक्चर' आरेखित कीजिए। प्रत्येक कम्पोनेट का कार्य भी बताइये।  
 Draw the 'Von Neumann Architecture' of computer showing its essential components. Give function of each component.
- (ii) शिफ्ट माइक्रो ऑपरेशन्स को समझाइये।  
 Explain shift micro operations. (6+6)
3. (i) कम्प्यूटर ऑरगेनाइजेशन की इन्स्ट्रक्शन साइकल को समझाइये।  
 Explain instruction cycle of computer organization.
- (ii) विभिन्न एड्रेसिंग स्कीम्स को समझाइये।  
 Explain various addressing schemes. (6+6)
4. (i) अर्थमेटिक प्रोसेसर में प्रयुक्त जोड़ने एवं घटाने के किसी एलगोरिद्धि को समझाइये।  
 Explain any addition and subtraction algorithm used in Arithmetic Processor.
- (ii) विभिन्न फ्लोटिंग पॉइंट ऑपरेशन को समझाइये।  
 Explain different floating point operations. (6+6)
5. (i) स्टेक ऑर्गेनाइजेशन क्या है? समझाइये।  
 What is stack organization? Explain.
- (ii) मल्टीप्रोसेसर ऑरगेनाइजेशन को समझाइये।  
 Explain Multiprocessor organization. (6+6)
6. (i) केश मेमोरी क्या होती है? इसको समझाइये।  
 What is Cache memory? Explain it.
- (ii) प्रोसेसर बस संगठन को समझाइये।  
 Explain processor bus organization. (6+6)
7. (i) उचित उदाहरण की सहायता से समानान्तर प्रोसेसर की कार्यप्रणाली समझाइये।  
 Explain the working of parallel processor with suitable example.
- (ii) विभिन्न कम्प्यूटर निर्देश प्रारूपों को समझाइये।  
 Explain various computer instruction formats. (6+6)
8. निम्न पर संक्षिप्त टिप्पणियाँ लिखिए :  
 Write short notes on following :  
 (i) कम्प्यूटर की पीढ़ियाँ  
 Generations of Computer  
 (ii) डी.एम.ए.  
 DMA  
 (iii) फ्लाइन वर्गीकरण  
 Flynn's classification (4)